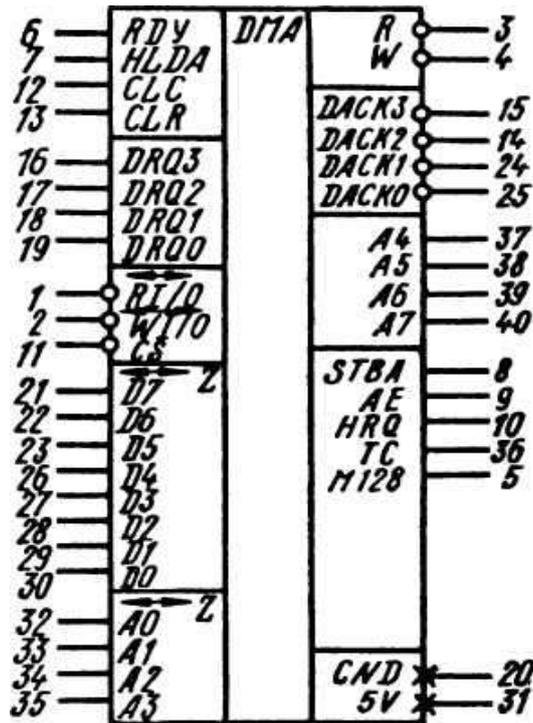


КР580ВТ57, ЭКР580ВТ57

Микросхемы представляют собой 4-канальный программируемый контроллер прямого доступа к памяти (ПДП). Предназначены для высокоскоростного двунаправленного обмена данными между памятью системы и периферийными устройствами путем генерации массива последовательных адресов памяти по требованию периферийных устройств. Имеют разрядность данных 8, разрядность шин адреса 16. Содержат 3250 интегральных элементов. Корпус типа 2123.40-2, масса не более 6 г и 2123.40-В.



Условное графическое обозначение КР580ВТ57, ЭКР580ВТ57

Назначение выводов: 1 - чтение ввода/вывода; 2 - запись ввода/вывода; 3 - выход чтения памяти; 4 - выход записи памяти; 5 - выход модуль 128; 6 - вход сигнала готовности; 7 - вход подтверждение захвата; 8 - выход строга адреса; 9 - выход разрешение адреса; 10 - выход запрос захвата; 11 - вход выбор микросхемы; 12 - вход тактового импульса; 13 - вход установка; 14, 15 - выходы подтверждение каналов ПДП; 16...19 - запрос каналов ПДП; 20 - общий; 21...23 - входы/выходы канала данных; 24, 25 - выходы подтверждение каналов ПДП; 26...30 - входы/выходы канала данных; 31 - напряжение питания; 32...35 - входы/выходы канала адреса; 36 - выход конец счета; 37...40 - выходы канала адреса.

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Входное напряжение высокого уровня	2,2...5,25 В
Входное напряжение низкого уровня	-0,5...+0,8 В
Выходное напряжение высокого уровня	≥ 2,4 В
Выходное напряжение высокого уровня сигнала “запись”	3,3...5,25 В
Выходное напряжение низкого уровня	≤ 0,45 В
Ток потребления.....	≤ 120 мА
Ток утечки на входах	≤ ±10 мкА
Выходной ток в состоянии “выключено”	≤ ±10 мкА
Входная емкость.....	≤ 10 пФ
Емкость входа/выхода	≤ 20 пФ
Емкость нагрузки	≤ 100 пФ
Период следования импульсов тактового сигнала Тс.....	0,32...4 мкс
Длительность импульса тактового сигнала	120...(0,8 Тс) нс
Время установления сигнала DRQ относительно тактового сигнала	≥ 120 нс
Время сохранения сигнала DRQ относительно сигнала HLDA.....	≥ 0 нс
Время установления сигнала HLDA относительно тактового сигнала:	
- из состояния низкого уровня в состояние высокого уровня	≥ 0 нс
- из состояния высокого уровня в состояние низкого уровня	≥ 100 нс
Время установления сигнала RDV относительно тактового сигнала	≥ 30 нс
Время сохранения сигнала RDV относительно тактового сигнала	≥ 20 нс
Время задержки распространения сигнала HRQ относительно тактового сигнала	≤ 180 нс
Время задержки распространения сигнала AE относительно тактового сигнала:	
- из состояния низкого уровня в состояние высокого уровня	≤ 300 нс
- из состояния высокого уровня в состояние низкого уровня.....	≤ 200 нс
Время задержки распространения сигнала A относительно сигнала AE	≥ 20 нс
Время задержки распространения сигнала A относительно тактового сигнала:	
- из высокоимпедансного состояния	

в состояние высокого уровня	≤ 270 нс
- из состояния высокого уровня	
в состояние низкого уровня	≤ 250 нс
- из состояния низкого уровня	
в высокоимпедансное состояние	≤ 200 нс
Время задержки распространения сигнала A	
относительно сигнала \overline{R}	≥ 60 нс
Время задержки распространения сигнала A	
относительно сигнала \overline{W}	≥ 300 нс
Время задержки распространения сигнала D относительно	
тактового сигнала:	
- из высокоимпедансного состояния в состояние	
низкого уровня	≤ 300 нс
- из состояния низкого уровня	
в высокоимпедансное	≤ 250 нс
Время задержки распространения сигнала	
STBA относительно сигнала D	≥ 100 нс
Время задержки распространения сигнала D	
относительно сигнала STBA	≥ 20 нс
Время задержки распространения сигнала STBA	
относительно тактового сигнала:	
- из состояния высокого уровня	
в состояние низкого уровня	≤ 160 нс
- из состояния низкого уровня	
в состояние высокого уровня	≤ 200 нс
Длительность высокого уровня сигнала STBA	≥ (Tc-100) нс
Время задержки распространения сигнала \overline{R}	
относительно сигнала STBA	≥ 70 нс
Время задержки распространения сигнала \overline{R}	
относительно сигнала D	≥ 20 нс
Время задержки распространения сигнала \overline{W}	
относительно сигнала STBA	≥ 70 нс
Время задержки распространения сигнала \overline{W}	
относительно сигнала D	≥ 20 нс
Время задержки распространения сигналов DACK, TC, M128	
относительно тактового сигнала	≤ 270 нс
Время задержки распространения сигнала \overline{R}	
относительно тактового сигнала:	
- из состояния высокого уровня в состояние	
низкого уровня	≤ 250 нс
- из состояния низкого уровня в состояние	
высокого уровня	≤ 200 нс

- из высокоимпедансного состояния
в состояние высокого уровня ≤ 300 нс
- из состояния высокого уровня
в высокоимпедансное состояние ≤ 170 нс
- Длительность низкого уровня сигнала \overline{W} ≥ (Tс - 50) нс
- Длительность низкого уровня сигнала \overline{W} , ext ≥ (2Tс - 50) нс
- Время задержки распространения сигнала \overline{W}
относительно тактового сигнала:
 - из состояния высокого уровня
в состояние низкого уровня ≤ 250 нс
 - из состояния низкого уровня
в состояние высокого уровня ≤ 200 нс
 - из высокоимпедансного состояния
в состояние высокого уровня ≤ 300 нс
 - из состояния высокого уровня
в высокоимпедансное состояние ≤ 170 нс
- Время задержки распространения сигнала \overline{W} , ext
относительно тактового сигнала ≤ 250 нс
- Время установления сигнала A0...A7
относительно сигнала $\overline{RI}/0$ ≥ 0 нс
- Время сохранения сигнала A0...A7
относительно сигнала $\overline{RI}/0$ ≥ 0 нс
- Время сохранения сигнала \overline{CS}
относительно сигнала $\overline{RI}/0$ ≥ 0 нс
- Время установления сигнала \overline{CS}
относительно сигнала $\overline{RI}/0$ ≥ 0 нс
- Время задержки распространения сигнала D0...D7
относительно сигнала $\overline{RI}/0$:
 - из высокоимпедансного состояния
в состояние низкого уровня 0...300 нс
 - из состояния низкого уровня
в высокоимпедансное состояние 20...150 нс
- Длительность низкого уровня сигнала $\overline{RI}/0$ ≥ 250 нс
- Длительность низкого уровня сигнала $\overline{WI}/0$ ≥ 175 нс
- Время установления сигнала A0...A7
относительно сигнала $\overline{WI}/0$ ≥ 35 нс
- Время сохранения сигнала A0...A7
относительно сигнала $\overline{WI}/0$ ≥ 35 нс
- Время установления сигнала D0...D7
относительно сигнала $\overline{WI}/0$ ≥ 200 нс

Время сохранения сигнала D0...D7	
относительно сигнала $\overline{WI}/0$	≥ 30 нс
Длительность высокого уровня импульса	
сигнала CLR	≥ 300 нс
Время установления сигнала CLR	
относительно момента включения $U_{п}$	≥ 500 мкс
Время установления сигнала CLR	
относительно первого импульса сигнала $\overline{WI}/0$	$\geq 2T_c$ нс
Время установления сигнала \overline{CS}	
относительно сигнала $\overline{WI}/0$	≥ 35 нс
Время сохранения сигнала \overline{CS}	
относительно сигнала $\overline{WI}/0$	≥ 35 нс